



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10028108 A**(43) Date of publication of application: **27.01.98**

(51) Int. Cl. **H04L 1/06**  
**H04B 7/08**  
**H04L 27/22**

(21) Application number: **08181917**(71) Applicant: **NEC CORP**(22) Date of filing: **11.07.96**(72) Inventor: **TAKAHASHI HIDEAKI**(54) **SYNTHETIC DIVERSITY RECEIVING SYSTEM**

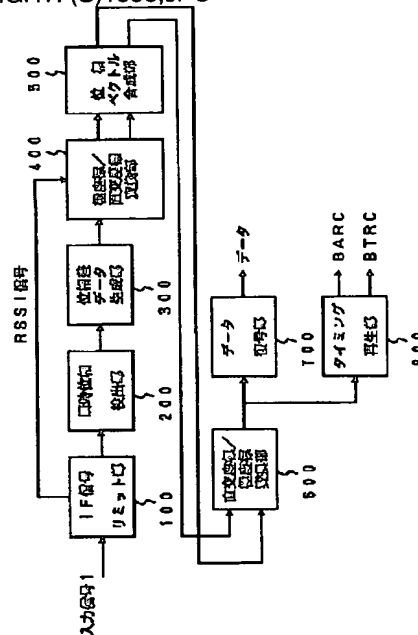
## (57) Abstract:

**PROBLEM TO BE SOLVED:** To realize synthetic diversity reception using plural system antennas in a circuit scale going into the size of one gate/array without using an expensive DSP, and to attain the cost-down and miniaturization of a whole device.

**SOLUTION:** Each antenna system is provided with an IF signal limit part 100 which amplitude-limits an intermediate frequency, instantaneous phase detecting part 200 which operates the sampling of phase data in a bit timing, phase difference data generating part 300 which calculates a phase difference between one bit, and a polar coordinate/rectangular coordinate converting part 400 which converts polar coordinate data indicated by a phase angle  $\theta$ ; and a receiving electric field intensity value  $A$  into rectangular coordinate data indicated by  $A \cdot \cos \theta$ ; and  $A \cdot \sin \theta$ . Then, a value in the orthogonal coordinate system of a ratio wave received by each antenna system is outputted by those equipment, the output of each antenna system is synthesized by a phase vector synthesizing part 500, returned to the polar coordinate data by rectangular coordinate/polar coordinate converting part 600, a decoding processing for outputting decoded data is operated by a data decoding part 700, and a bit rate

clock and a symbol rate clock synchronizing with the received signal are reproduced by a timing reproducing part 800, and outputted.

COPYRIGHT: (C)1998,JPO



**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-28108

(43)公開日 平成10年(1998) 1月27日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 1/06			H 0 4 L 1/06	
H 0 4 B 7/08			H 0 4 B 7/08	D
H 0 4 L 27/22			H 0 4 L 27/22	Z

審査請求 有 請求項の数 3 O L (全 10 頁)

(21)出願番号 特願平8-181917

(22)出願日 平成 8 年(1996) 7 月11日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72)発明者 高橋 秀彰

東京都港区芝五丁目 7 番 1 号 日本電気株

式会社内

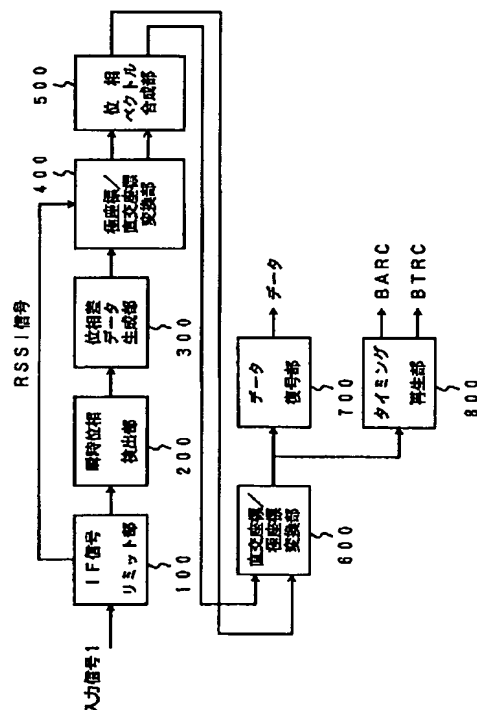
(74)代理人 弁理士 京本 直樹 (外 2 名)

## (54)【発明の名称】 合成ダイバーシティ受信方式

## (57)【要約】

【課題】回路規模が小さく、安価なA/D変換器を利用できる合成ダイバーシティ受信方式が存在しない。

【解決手段】中間周波数を振幅制限するIF信号リミット部、ビットタイミングで位相データをサンプリングする瞬時位相検出部、1ビット間の位相差を算出する位相差データ生成部及び位相角 $\theta$ と受信電界強度値Aで示される極座標のデータを $A \cdot \cos \theta$ と $A \cdot \sin \theta$ で示される直交座標データに変換出力する極座標/直交座標変換部を各アンテナ系毎に設ける。これらの機器により各アンテナ系で受信した電波の直交座標系における値を出力し、位相ベクトル合成部で各アンテナ系の出力を合成し、直交座標/極座標変換部で極座標データに戻してデータ復号部で復号データを出力する復号処理を行い、タイミング再生部で受信信号に同期したビットレートクロック及びシンボルレートクロックを再生出力する。



## 【特許請求の範囲】

【請求項1】複数系統の受信アンテナから直交位相変調された信号を受信して合成し、復調するダイバーシティ受信方式において、

前記複数系統の受信アンテナの各系統には、

受信信号の中間周波数信号の振幅制限を行うとともに、受信電界強度値を検出する中間周波数信号リミット手段と、

前記中間周波数信号リミット手段により振幅制限された出力信号を受信し、ビットタイミング毎の位相データを検出する瞬時位相検出手段と、

前記瞬時位相検出手段が検出した位相データを入力し、当該位相データと1ビット遅延した位相データとの位相差を検出する位相差データ生成手段と、

前記位相差データ生成手段で検出した位相差データと前記中間周波数信号リミット手段で検出した受信電界強度値を入力し、当該位相データと受信電界強度値とで表される極座標データを直交座標データに変換して出力する第1の座標データ変換手段とを備え、

前記複数系統の受信アンテナの各系統の第1の座標データ変換手段が出力する直交座標データを入力し、当該入力した複数の直交座標データを各座標軸毎に加算した合成直交座標データを出力する合成手段と、

前記合成手段の出力する合成直交座標データを極座標に戻して合成位相差データを求める第2の座標データ変換手段と、

前記第2の座標データ変換手段が出力する合成位相差データを1シンボル毎に加算して復号する復号手段と、

前記第2の座標データ変換手段が出力する合成位相差データを1シンボル毎に減算してタイミングを再生するタイミング再生手段とを有することを特徴とする合成ダイバーシティ受信方式。

【請求項2】前記複数系統の受信アンテナの各系統には、メモリに変換データをあらかじめ書き込んで、前記中間周波数信号リミット手段が出力する受信電界強度値を当該変換データにもとづいて変換出力する受信電界強度値変換手段をさらに備えたことを特徴とする請求項1に記載の合成ダイバーシティ受信方式。

【請求項3】前記第1の座標データ変換手段は、入力した位相データを三角関数の余弦値に変換する余弦値変換テーブルと、入力した位相データを三角関数の正弦値に変換する正弦値変換テーブルとを有することを特徴とする請求項1又は請求項2に記載の合成ダイバーシティ受信方式。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、無線通信装置におけるダイバーシティ受信方式に関し、特に、複数のアンテナ系に入力する直交位相変調方式(QPSK)で変調された信号を合成し、受信する合成ダイバーシティ受信

方式に関するものである。

【従来の技術】従来、移動通信の分野において、基地局装置と移動局装置との間の通信品質を向上させる一つの技術として、複数の受信アンテナを用いてダイバーシティ受信方式により電波を受信する技術がある。このダイバーシティ受信方式には、大きく分けて、選択ダイバーシティ受信方式と合成ダイバーシティ受信方式とがある。

【0002】選択ダイバーシティ受信方式は、複数のアンテナで受信したそれぞれの電波のうち、最も受信状態の良いアンテナから受信した電波を選択して受信する。従って、本受信方式はアンテナが何系統であろうとも、信号受信の瞬間に用いられているアンテナは1系統である。

【0003】一方、合成ダイバーシティ受信方式は、複数のアンテナで受信したそれぞれの電波を一番受信状態の良いアンテナ系から順番に重みづけを行い、すべてのアンテナ系からの電波を合成して受信するものである。つまり、本方式は、すべてのアンテナ系を常に使用して電波の受信を行っている点で、選択ダイバーシティ受信方式と大きな違いがある。

【0004】両受信方式を比較すると、同じ系統数のアンテナが設置されている条件においては合成ダイバーシティ方式の方が選択ダイバーシティ受信方式よりも、より低い受信電界強度値であっても明瞭に受信することができる。しかし、一般に合成ダイバーシティ受信方式はその回路構成が選択ダイバーシティ受信方式よりも複雑で、回路規模も大きくなる傾向にある。

【0005】現在、デジタル携帯電話やデジタルコードレス電話等で、より高品質な通話サービス及びより広範囲のサービスエリアを提供するために、合成ダイバーシティ受信方式が採用される傾向にある。以下に、従来技術における合成ダイバーシティ受信方式を説明する。

【0006】図1は、従来技術における代表的な合成ダイバーシティ受信方式の概略論理構成を示すブロック図である。

【0007】各アンテナで受信した電波の位相を合わせるための移送器を各アンテナ系毎に設置し(図1においては、移送器111、112・・・)、入力信号の位相差を無くした状態ですべての入力信号を合成器121で合成し、合成信号を復調器122で復調して信号データとクロックを出力するものである。

【0008】また、図1で説明した移送器の機能をデジタル的な処理で実現した合成ダイバーシティ受信方式の構成を示すブロック図が図2である。

【0009】図2において、入力する中間周波数信号(IF信号)をアナログ/デジタル変換器(Analogue/Digital Converter:ADC)でデジタル信号に変換し、後段のレジスタ(RE

G)に格納する。このADCとREGの組み合わせを各アンテナ系統毎に準備する(図2においては、ADC 211とREG 221及びADC 212とREG 222が図示されている)。そして、各REGに格納されたデータをデジタル信号プロセッサ(DSP)231において、データの読み出し、位相調整、合成演算及びデータ生成を行い、複合データを出力するものである。

【0010】更に、特開平7-307724号公報には、1シンボル単位でサンプリングした位相データと受信電界強度(RSSI)レベルをテーブル変換によって直交座標系に変換し、このように変換された各受信系統のベクトルを合成して出力信号を求める方式が開示されている(図3に概略構成のブロック図を示す)。

【発明が解決しようとする課題】図2で説明した合成ダイバーシティ受信方式では、位相を精度良く調整するためにはシンボルレートよりも十分高い周波数のクロック(最低シンボルレートの8倍)でサンプリングする必要がある。このことは、例えば、デジタル携帯電話の伝送レートである42Kbpsの場合に最低168KHzのサンプリング速度を必要とするということである。これが、デジタルコードレス電話に適用されると、その伝送レートが384Kbpsなので、1.536MHzというサンプリング速度が必要になる。

【0011】このように、図2で説明した従来の合成ダイバーシティ受信方式は、ビットレートの高いシステムでは高価なA/D変換器や高価なDSPが必要になるという問題がある。

【0012】また、特開平7-307724号公報に開示された合成ダイバーシティ受信方式では、位相角の分解能、RSSIの分解能に応じて大容量のメモリを必要とする。例えば、位相角を8ビット、RSSIを8ビットの分解能とし、直交座標系データを8ビットとすると、65536ワード×8ビットのRAM(Read-only-memory)を2個必要とする。更に、演算誤差を少なくしようとするればそれだけ直交座標変換後のデータのビット数を増やす必要があり、より大きなメモリを必要とするようになる。

【0013】このように、特開平7-307724号公報に開示された技術においては、処理回路をゲート/アレイ化しようとしてもこのような大容量のRAMは内蔵できず、外づけ部品を増加せざるを得ない構成となる問題がある。

【課題を解決するための手段】従って、本発明に係る合成ダイバーシティ受信方式は、従来技術で使用されるような高価なA/D変換器やDSPを必要とせず、1個のゲート/アレイ内に実現可能な大きさで、なおかつ、高精度な合成ダイバーシティ受信方式を提供するものである。本発明に係る合成ダイバーシティ受信方式は、複雑な極座標系・直交座標系変換を行わず、極座標角 $\theta$ より、直交座標( $\cos \theta$ ,  $\sin \theta$ )を求めるのみと

し、以降の重みづけ及び位相ベクトル合成をその都度演算して求めることにより実現する。

【0014】本発明に係る合成ダイバーシティ受信方式は、複数系統の受信アンテナから直交位相変調された信号を受信して合成し、復調するダイバーシティ受信方式におけるものである。

【0015】複数系統の受信アンテナの各系統には、受信信号の中間周波数信号の振幅制限を行うとともに、受信電界強度値を検出する中間周波数信号リミット手段と、この中間周波数信号リミット手段により振幅制限された出力信号を受信し、ビットタイミング毎の位相データを検出する瞬時位相検出手段と、この瞬時位相検出手段が検出した位相データを入力し、その位相データと1ビット遅延した位相データとの位相差を検出する位相差データ生成手段と、この位相差データ生成手段で検出した位相差データと前記の中間周波数信号リミット手段で検出した受信電界強度値を入力し、当該位相データと受信電界強度値とで表される極座標データを直交座標データに変換して出力する第1の座標データ変換手段とを備えている。

【0016】そして、それらの複数系統の受信アンテナの各系統の第1の座標データ変換手段が出力する直交座標データを入力し、当該入力した複数の直交座標データを各座標軸毎に加算した合成直交座標データを出力する合成手段と、この合成手段の出力する合成直交座標データを極座標に戻して合成位相差データを求める第2の座標データ変換手段と、この第2の座標データ変換手段が出力する合成位相差データを1シンボル毎に加算して復号する復号手段と、第2の座標データ変換手段が出力する合成位相差データを1シンボル毎に減算してタイミングを再生するタイミング再生手段とを有することを特徴とする。

【0017】また、前記の複数系統の受信アンテナの各系統には、メモリに変換データをあらかじめ書き込んで、中間周波数信号リミット手段が出力する受信電界強度値を当該変換データにもとづいて変換出力する受信電界強度値変換手段をさらに備えた構成も可能である。

【0018】更に、前記の第1の座標データ変換手段は、入力した位相データを三角関数の余弦値に変換する余弦値変換テーブルと、入力した位相データを三角関数の正弦値に変換する正弦値変換テーブルとを有することを特徴とする。

【発明の実施の形態】次に、本発明の一実施の形態を図面を参照して詳細に説明する。

【0019】図4は、本発明に係る合成ダイバーシティ受信方式の構成を示すブロック図である。

【0020】同図において、各アンテナ系毎に設置される回路ブロックは、中間周波数(IF)を振幅制限するIF信号リミット部100、ビットタイミングで位相データをサンプリングする瞬時位相検出部200、1ビッ

ト間の位相差を算出する位相差データ生成部300及び位相差データの位相角 $\theta$ と受信電界強度(RSSI)値Aで示される極座標のデータを( $A \cdot \cos \theta$ ,  $A \cdot \sin \theta$ )で示される直交座標データに変換する極座標/直交座標変換部400である。これらの回路ブロックにより各アンテナ系で受信した電波の直交座標系における位相差データを出力し、位相ベクトル合成部500で各アンテナ系の出力を合成し、直交座標/極座標変換部600で極座標データに戻してデータ復号部700で復号データを出力する復号処理を行い、タイミング再生部800で受信信号に同期したビットレートクロック(BTRC)及びシンボルレートクロック(BARC)を再生出力する。

【0021】各回路ブロックの詳細を順次説明する。

【0022】IF信号リミット部100は、IF信号の振幅制限を行うとともに、RSSI値の検出を行う。本ブロックに関しては、汎用ICが多数市販されていることより、それらの市販ICを用いればよい。基本的には、ログアンプとリニアアンプとを組み合わせた構成のものである。

【0023】瞬時位相検出部200は、ビットタイミングで瞬時毎の位相データをサンプリングするものであり、図5及び図6に回路構成例と動作説明図をそれぞれ示す。

【0024】本回路ブロックによる位相の計測方法は、IF信号のm倍のクロックを用意してこれを1/mカウンタ202に通し、このカウンタ値をIF信号のゼロクロス点でサンプルする。サンプル点で位相を求めるためには、ビットタイミングの立ち上がり(図6のa点)に最も近いIF信号のゼロクロス点(図6のb点)を選び、その点におけるカウンタの内容をサンプルすることにより相対的な位相を求める。

【0025】位相差データ生成部300は、瞬時位相検出部200で検出した位相データを入力し、図7に示すビットサンプルするラッチ回路301により1ビット分前のデータを出力させ、そのデータと今サンプルした位相データとを減算記02に入力して位相差を求めて出力する。

【0026】この求められた位相差データ $\theta$ とIFリミット部100で抽出したRSSI値Aを極座標/直交座標変換部400に入力して、( $A$ ,  $\theta$ )なる極座標データを( $A \cdot \cos \theta$ ,  $A \cdot \sin \theta$ )の直交座標データに変換する。図8に本回路ブロックの回路構成例を示す。

【0027】極座標/直交座標変換部400は、 $\cos \theta$ テーブル401、 $\sin \theta$ テーブル402が用意されている。これらのテーブルはRAMにあらかじめ各 $\theta$ の値に対応する $\cos \theta$ 、 $\sin \theta$ の値が計算されて格納されており、アドレスに $\theta$ を入力するだけで一意的に $\cos \theta$ 、 $\sin \theta$ の値が求まるものである。 $\theta$ の値は、

$360 \text{ [DEG]} / m \times \theta$ により角度表示に変えることができる。従って、RAMにはm個のデータを保持するのみでよい。例えば、 $m=32$ として $\cos \theta$ 、 $\sin \theta$ の値を8ビットとすると、32ワード×8ビットのRAMを2個用意するだけでアンテナ1系統分の座標変換が実現できる。

【0028】この方式は、従来技術において参照した特開平7-307724号公報に開示された技術と比較すると直交座標変換の精度を10ビット以上上げることが可能である。

【0029】IFリミット部100で検出されたRSSI値Aは、A/D変換された振幅データAとしてディジタル表現され、 $\cos \theta$ テーブル401及び $\sin \theta$ テーブル402で変換・出力されたx座標系データとy座標系データとともに掛け算器404に入力されて、掛け合わされ、 $A \cdot \cos \theta$ 、 $A \cdot \sin \theta$ をそれぞれ算出する。

【0030】位相ベクトル合成部500は、各アンテナ系統から入力するデータをx座標系データの $A \cdot \cos \theta$ とy座標系データの $A \cdot \sin \theta$ とに分けてそれぞれ合成する回路である。図9は、この位相ベクトル合成部の一実施例を示すものであり、図10は、位相ベクトル合成の原理を説明する図である。

【0031】図10を用いて位相合成の原理を説明する。

【0032】極座標( $A_i$ ,  $\theta_i$ )及び( $A_j$ ,  $\theta_j$ )で示されるデータを合成するものとする。これらの極座標で示された値を直交座標に変換してから合成する。すなわち、それぞれのデータのx座標系データ(図10においては、I軸方向)とy座標系データ(図10においては、Q軸方向)は次のように表される。

【0033】x座標系データ：

$$A_i \cdot \cos \theta_i$$

$$A_j \cdot \cos \theta_j$$

y座標系データ：

$$A_i \cdot \sin \theta_i$$

$$A_j \cdot \sin \theta_j$$

これらの、直交座標で表された値を各軸方向毎に積算することにより合成信号のx座標系データとy座標系データが次のように求まる。

【0034】x座標系データ：

$$A_i \cdot \cos \theta_i + A_j \cdot \cos \theta_j = \Sigma A \cdot \cos \theta$$

y座標系データ：

$$A_i \cdot \sin \theta_i + A_j \cdot \sin \theta_j = \Sigma A \cdot \sin \theta$$

従って、各アンテナ系の極座標/直交座標変換部400から入力するデータを位相ベクトル合成部500において同様に合成して出力する。

【0035】直交座標/極座標変換部600は、直交座

標で合成された、 $x$ 座標系データ $=\sum A \cdot \cos \theta$ 、 $y$ 座標系データ $=\sum A \cdot \sin \theta$ のデータを極座標に戻して、合成位相差データ $\theta$  (sum i) を求める。

【0036】ここまでの回路ブロックで求めたデータは、ビット単位のサンプルによって求められた1ビット位相差であるため、完全なデータとして復号するために1シンボル間位相差データを加算する必要がある。そのための回路ブロックが図11に示すデータ復号部700である。すなわち、 $\theta$  (sum i) +  $\theta$  (sum i + 1) が1シンボル間に移動した位相差ということになり、この値により完全なデータを復号する。

【0037】また、直交座標／極座標変換部600の出力からタイミングを再生する回路ブロックがタイミング再生部800であり、その一実施例の回路構成を図12に示す。なお、図13は、このタイミング再生の原理を示す図である。

【0038】QPSK (直交位相変調方式) の場合、1シンボル間を正規ビットサンプル点においてサンプルした場合、前半にサンプルした位相差と後半にサンプルした位相差とは同一になる。この性質を利用して前半サンプル位相差と後半サンプル位相差とが等しくなるようにクロックを制御してタイミングを再生する。

【0039】以上に説明したように、本発明に係る合成ダイバーシティ受信方式は、各アンテナ系毎に設置される、IF信号リミット部 (中間周波数を振幅制限する)、瞬時位相検出部 (ビットタイミングで位相データをサンプリングする)、位相差データ生成部 (1ビット間の位相差を算出する) 及び極座標／直交座標変換部

(位相角 $\theta$ と受信電界強度値 $A$ で示される極座標のデータを直交座標データに変換する) により出力する各アンテナ系で受信した電波の直交座標系におけるデータを、位相ベクトル合成部で各アンテナ系毎の出力を合成し、直交座標／極座標変換部で極座標データに戻し、データ復号部で復号データを出力する復号処理を行い、タイミング再生部で受信信号に同期したビットレートクロック (BTRC) 及びシンボルレートクロック (BARC) を再生出力する構成となっており、高価なDSPを用いる必要もなく、1個のゲート／アレイに収まる程度の回路規模で実現することができる。

【0040】次に、本発明の第2の実施の形態を説明する。

【0041】図14は、本発明の第2の実施の形態を示すブロック図である。

【0042】本実施の形態は、図4に示した第1の実施の形態にRSSI変換RAM900を付加したものであり、受信電界強度 (RSSI) 値をA/D変換した後、RAMによるテーブル変換機能を追加したものである。すなわち、検出した生のRSSIを変換RAMにあらかじめ書き込んだ変換データで加工して出力するもので、本実施の形態によれば、以下の2つの利点が生まれ

る。

【0043】第1の利点は、通常、RSSIの各アンテナ系毎のバランス調整をトリマーコンデンサや可変抵抗器等により微調整するところを、各アンテナ系のRAMに各系の調整データ (補正值) を書き込んでおくことにより、デジタル的に入力値があれば、一意的に調整された値が出力されるので、調整、検査に要する時間を格段に短縮することができる。

【0044】第2の利点は、前述した合成演算の際に重み付けをした演算が可能になることである。例えば、RAMに二乗特性カーブを書き込んでおけば、検出された生のRSSI値に二乗の重み付けがなされて、合成時にRSSIの二乗の重み付けがされた合成出力を得ることができる。

【発明の効果】以上に説明したように、本発明の合成ダイバーシティ受信方式によれば、複数系統アンテナを用いた合成ダイバーシティ受信を、高価なDSPを使うことなく、また、1個のゲート／アレイの寸法に収まる程度の回路規模で実現することができ、装置全体のコストダウン、小型化を図ることができるという効果を奏する。

【0045】また、受信電界強度値を変換RAMテーブルを用いて加工することにより、高度な重みづけ合成や、調整・検査の工数削減が可能となり、基地局装置と移動局間の無線通信のバランス改善が図られ、ひいては1つの基地局装置が提供するサービスエリアを拡大することができるという効果を奏する。

【図面の簡単な説明】

【図1】従来技術における代表的な合成ダイバーシティ受信方式の概略論理構成を示すブロック図である。

【図2】従来技術における合成ダイバーシティ受信方式の一実施例の構成を示すブロック図である。

【図3】従来技術における合成ダイバーシティ受信方式の他の実施例の構成を示すブロック図である。

【図4】本発明の合成ダイバーシティ受信方式の一実施例の構成を示すブロック図である。

【図5】図4に示す瞬時位相検出部200の概略構成を示すブロック図である。

【図6】瞬時位相検出の動作原理を説明する図である。

【図7】図4に示す位相差データ生成部300の概略構成を示すブロック図である。

【図8】図4に示す極座標／直交座標変換部400の概略構成を示すブロック図である。

【図9】図4に示す位相ベクトル合成部500の概略構成を示すブロック図である。

【図10】位相ベクトル合成の原理を説明する図である。

【図11】図4に示すデータ復号部700の概略構成を示すブロック図である。

【図12】図4に示すタイミング再生部800の概略構

成を示すブロック図である。

【図13】 タイミング再生の原理を説明する図である。

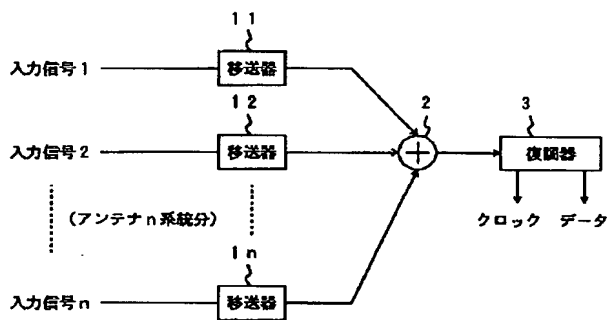
【図14】 本発明の合成ダイバーシティ受信方式の他の実施例の構成を示すブロック図である。

【符号の説明】

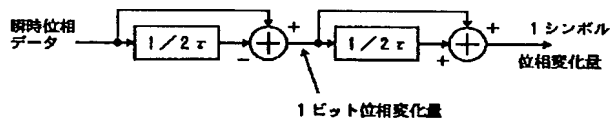
2, 5, 6 合成器  
3, 7 復調器  
4 デジタル信号プロセッサ (DSP)  
11, 12, ..., 1n 移送器  
21, 22, ..., 2n アナログ/デジタル変換器 (ADC)

31, 32, ..., 3n レジスタ (REG)  
41, 42, ..., 4n 信号受信系統  
100 IF信号リミット部  
200 瞬時位相検出部  
300 位相差データ生成部  
400 極座標/直交座標変換部  
500 位相ベクトル合成部  
600 直交座標/極座標変換部  
700 データ復号部  
800 タイミング再生部  
900 RSSI変換RAM

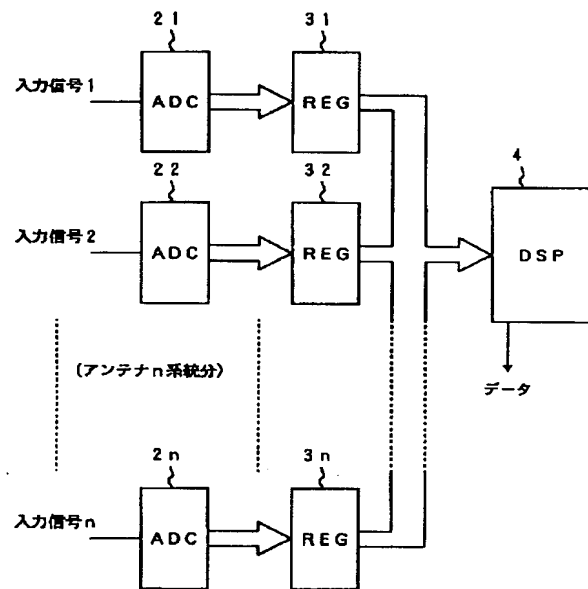
【図1】



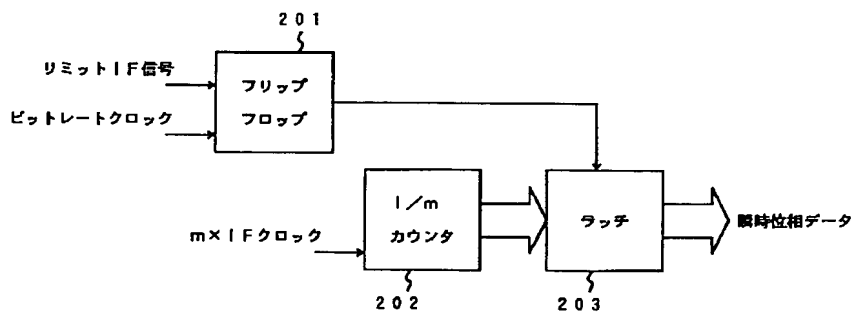
【図11】



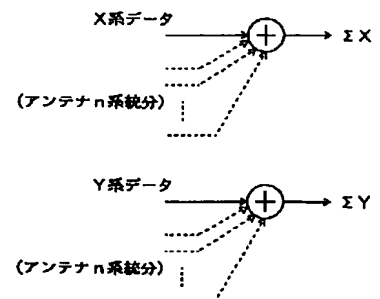
【図2】



【図5】

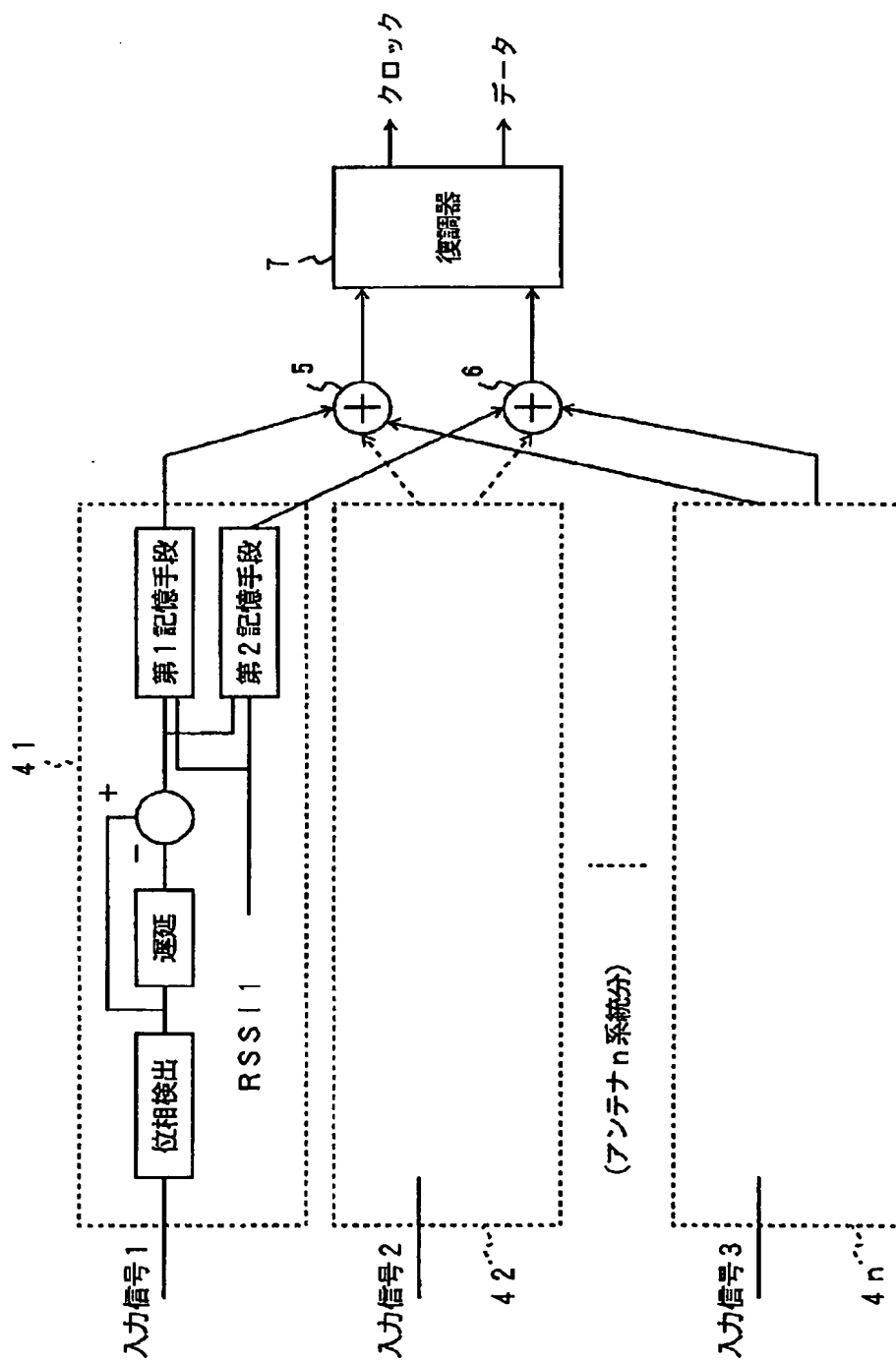


【図9】

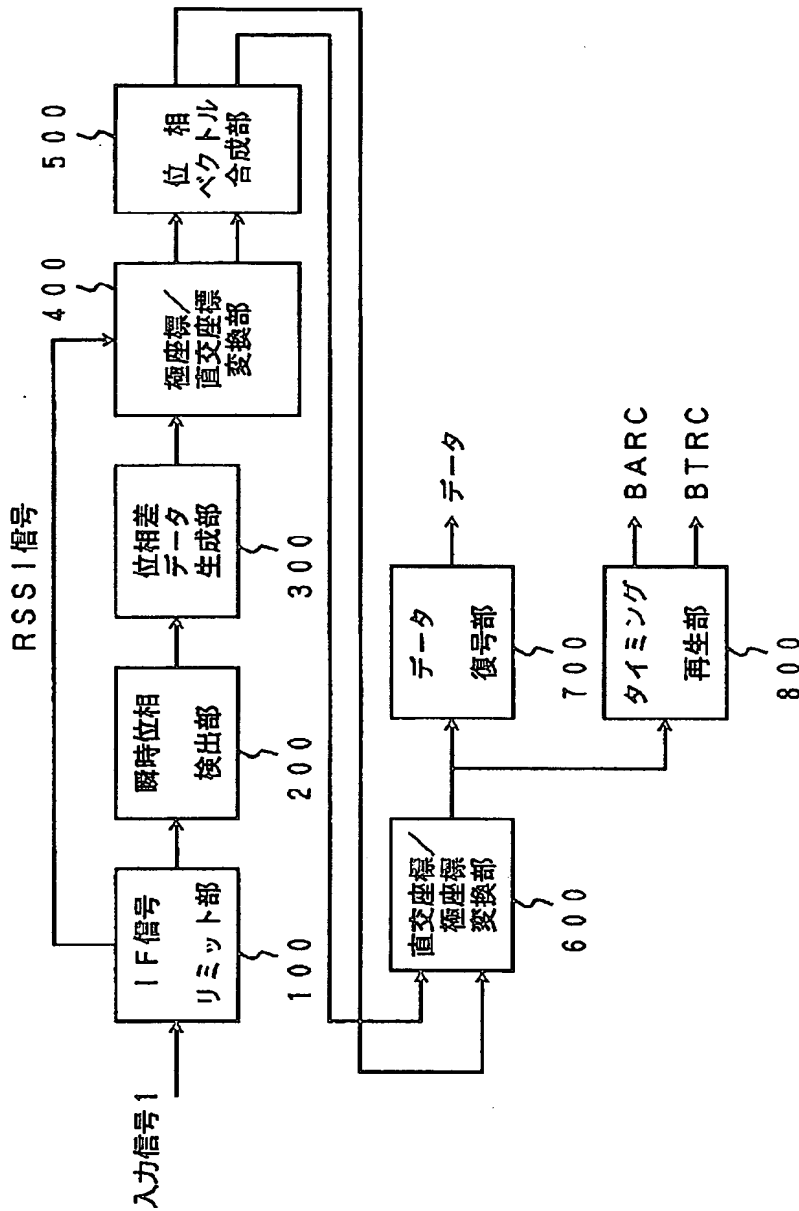




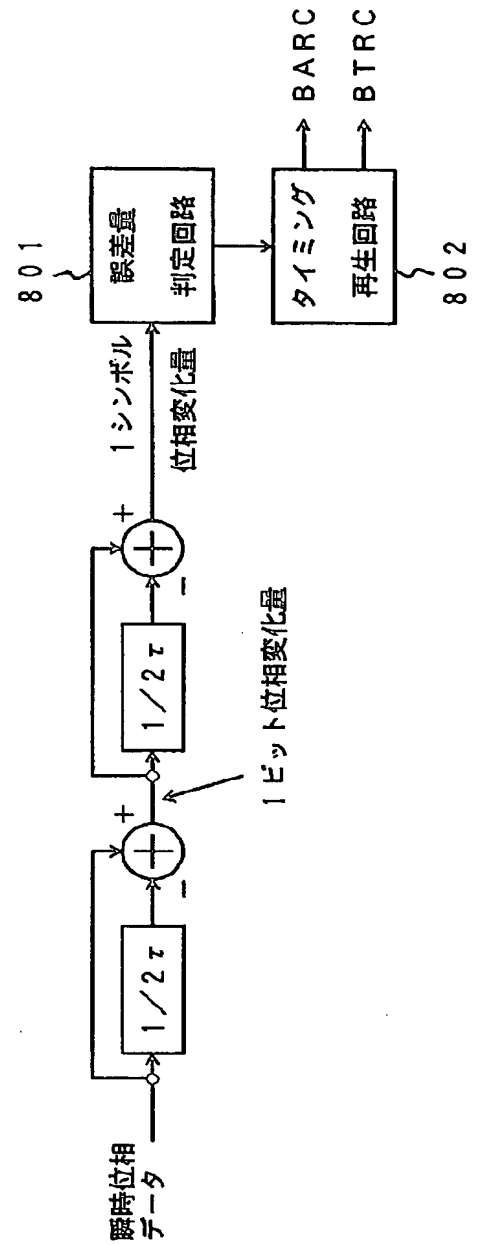
【図3】



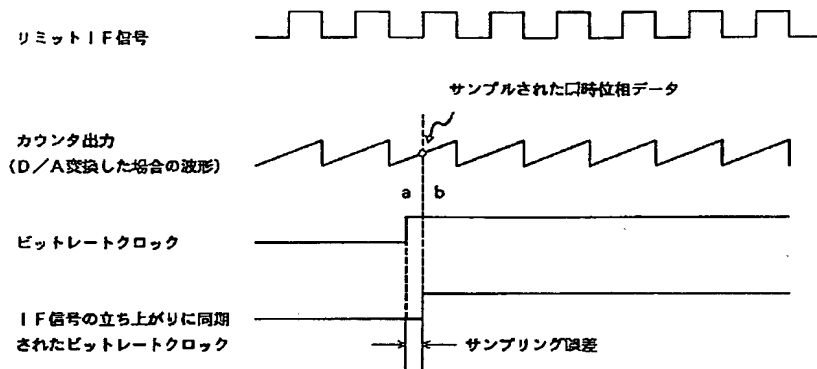
【図4】



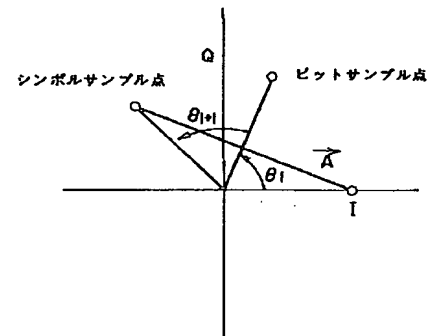
【図12】



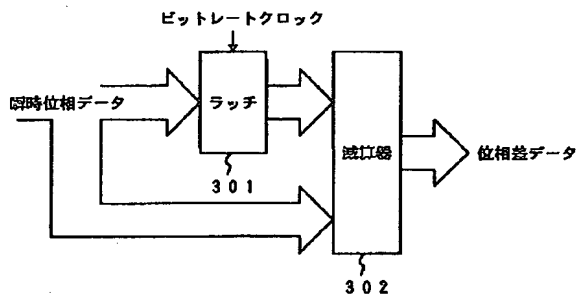
【図6】



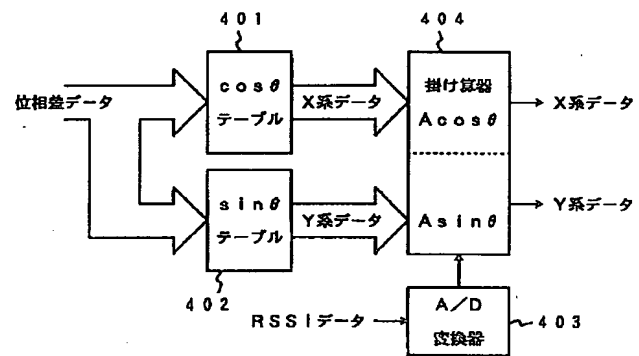
【図13】



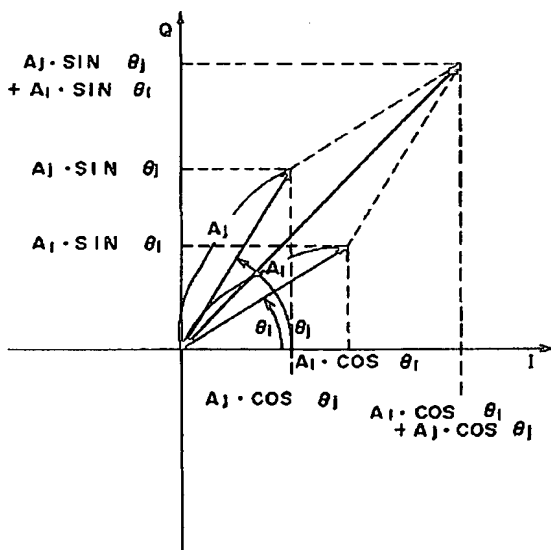
【図7】



【図8】



【図10】



【図14】

